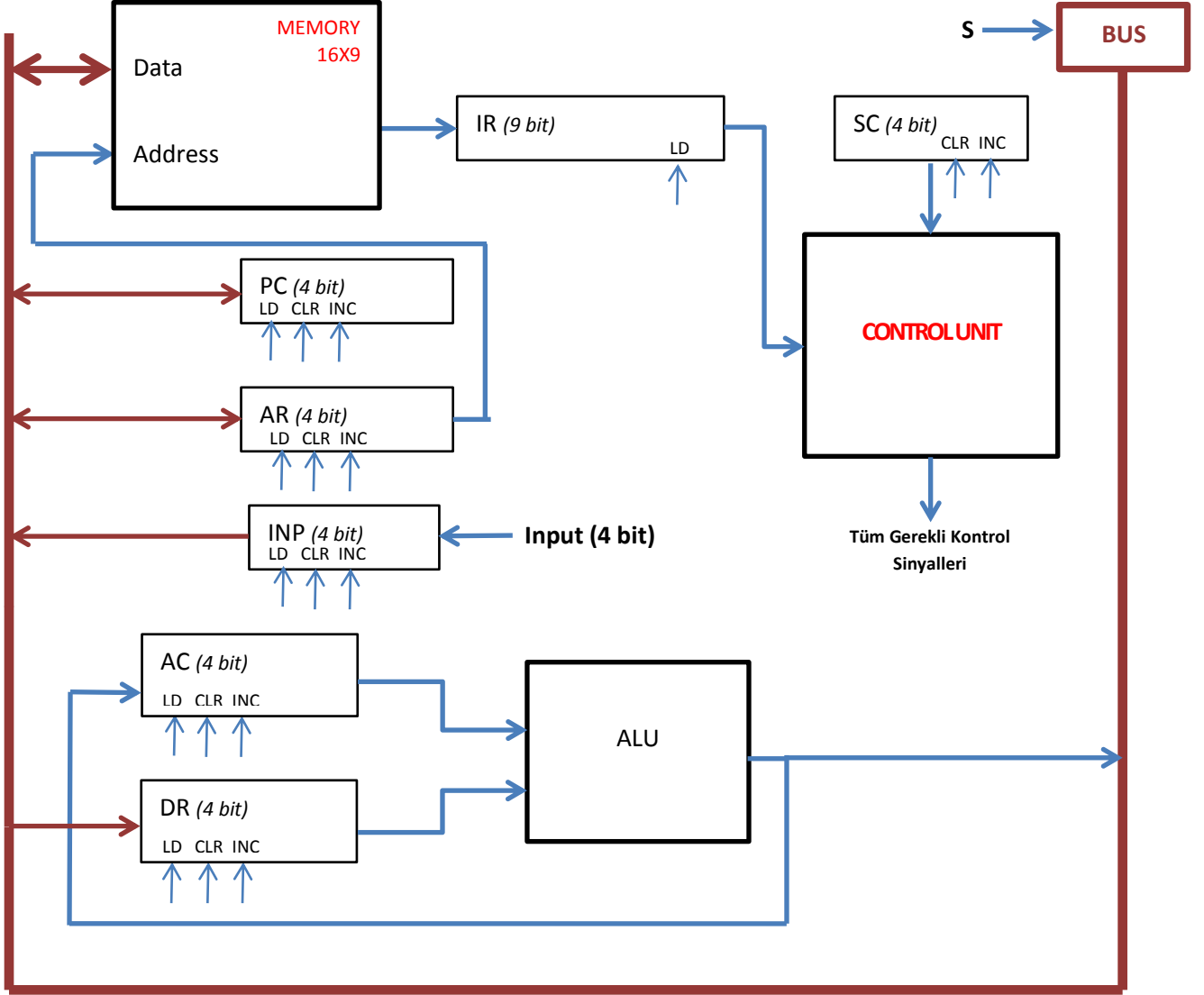
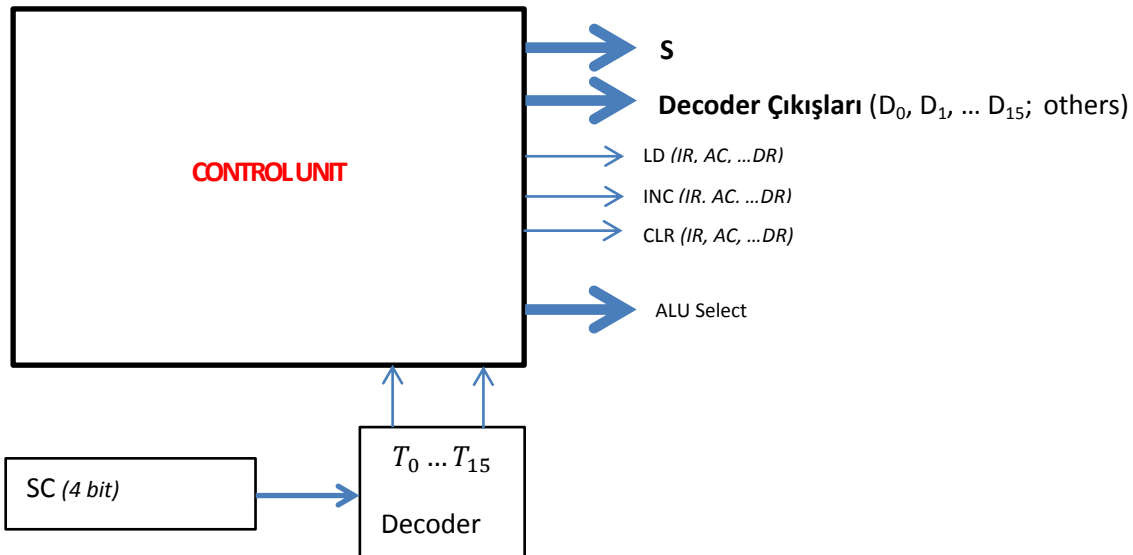


PROJECT PART 2 – MIB TASARIMI

Projenin Genel Tasarımı:



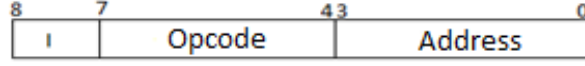
Control Unit Tasarımı:



PROJECT PART 2 – MIB TASARIMI

1. Memory-Reference Instructions:

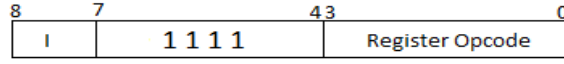
Operation	Opcode
OR	0001
AND	0010
XOR	0011
ADD	0100
SUB	0101
LDA	0110
STA	0111
BUN	1000
ISZ	1001



*(I=0→direct addressing, I=1→indirect addressing)

2. Register-Reference Instructions:

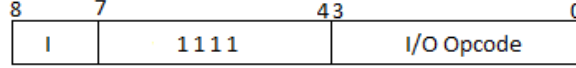
Operation	Reg. Opcode
CLA	0000
CMA	0001
INC	0010
SZA	0011



*(I=0 & Opcode=1111)

3. I/O Reference Instructions:

Operation	I/O Opcode
INP	0001



*(I=1 & Opcode=1111)

Proje Beklentileri

1. Tasarladığınız işlemci ünitesi, tablolarda verilen Operation sütunundaki işlemlerin hepsini ayrı ayrı yerine getirebilecek şekilde olmalıdır.
2. AC, DR, PC, IR, INP, SC, AR registerlarının tasarımları ayrıntılı olarak yapılmalıdır. Bu registerlar şekilde gösterilen bit sayısında olmalıdır.
3. Tüm veri yolları (data bus) 4 (dört) bitlik veri aktarımına göre tasarlanmalıdır.
4. Carry_out çıkışının (ALU'ya ait) hesaplaması yapılmalıdır.
5. Tablo 5.6'da (Bilgisayar sistemleri Mimarisi-Morris Mano içindeki) verilen tabloya benzer şekilde kendi tablonuzu oluşturmanız gerekmektedir.
6. Control Unit yapısı lojik olarak tasarlanmalıdır.
7. Tasarlanan sistemde iki adet clock girişi bulunmalıdır. Memory ve Registerlar farklı clock girişlerine sahip olmalıdır.(Mem_clock=4xReg_clock)
8. Waveform çıktıları (University Program Vector Waveform File) gösterilmelidir.
9. Geliştirilen sistemin yukarıda belirtilen tüm operasyonları hatasız bir şekilde yerine getirmesi beklenmektedir.

PROJECT PART 2 – MIB TASARIMI

Projenin Teslim Edilmesi

1. Tüm projeler “Ogrenci_No_ad_Soyad” şeklinde aralarında boşluk bırakılmadan ve Türkçe karakter kullanılmadan cengodev@gmail.com adresine, projenin son teslim tarihi geçmeden gönderilmelidir.
2. Projenin son teslim tarihi **Tablo** yapısı (Tablo 5.6 benzeri kendi ürettiğiniz tablo) için **28.04.2017**, tüm proje için **05.05.2017**’dir.
3. Proje kontrolleri laboratuvar saatlerinde laboratuvarıda yapılacaktır.
4. Kopya projeler **sıfır** olarak değerlendirilir. Proje tesliminde mağduriyet yaşanmaması için projenizi bir bütün olarak **paylaşmamanız** önerilir.